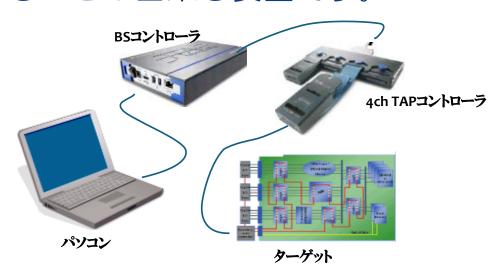
BGAデバイス搭載基板の 品質向上を実現する JTAGバウンダリスキャン テスターのご紹介



JTAGバウンダリスキャンテスターとは① (JTAG Boundary Scan Tester)

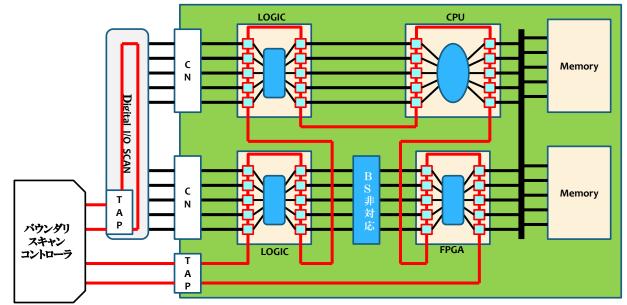
JTAGバウンダリスキャンテスターは、 基板に電源を供給しバウンダリスキャンデバイスの専用端子を使用し入出力信号の制御を行い バウンダリスキャン対応デバイスおよび周辺ICの 接続状態を検査することが出来る装置です。





JTAGバウンダリスキャンテスターとは② (JTAG Boundary Scan Tester)

- インサーキットテスター用のプローブピンが接触できないような高密度な基板でも、制御端子を使う事で検査可能とする検査治具。
- ・バウンダリスキャン対応デバイスが実装され、テスト用に 回路設計がされている必要があります。





検出可能な不良例

- ・バウンダリスキャン対応IC、 及び周辺ICの実装不良 (欠品、方向違い、異品など)
- バウンダリスキャン対応ICの リードはんだ付け不良 (未はんだ、ショート、ボール欠損など)



おすすめする理由

- インサーキットテスターやファンクション テスターだけでは検出できない不具合を 発見することによる品質の向上。
- ・高密度化が進んでいく基板の品質保証 体制の確保。例えば、不具合発生時の 解析能力の向上。



当社でできること

• JTAGバウンダリスキャン検査のための プログラム開発から治具製作、デバッグ まで出来ます。



